

ARCHITETTURA DEGLI ELABORATORI
APPELLO DEL 5/11/2014

1. (3 + 5 PUNTI)

- La tabella indica il contenuto (**notazione esadecimale!**) delle celle di memoria di indirizzo (**notazione decimale!**) 8888, 8889, 8890 e 8891.

8888	8889	8890	8891
10	F0	80	04

Chi ha numero di matricola pari assuma che il contenuto del registro Ri sia $2i$, per $i = 0, 1, \dots, 31$. Chi ha numero di matricola dispari assuma che il contenuto del registro Ri sia $3i$, per $i = 0, 1, \dots, 31$. Nota: **non** siamo in ambiente pipeline.

Il contenuto del PC è 8888 (**notazione decimale!**) ed avviene la fase di Fetch.

Domanda 1 (3 punti) Che valore assumono i segnali di controllo *RegWrite*, *MemRead* e *Branch* subito dopo la decodifica dell'istruzione?

Domanda 2 (5 punti) Che valore (**notazione decimale**) assume il PC alla fine dell'esecuzione dell'istruzione?

2. (4 PUNTI)

- Scrivete tutte le funzioni booleane di una variabile.

3. (4 PUNTI)

- Chi ha numero di matricola pari scriva il mintermine p_{10} relativamente a funzioni booleane delle quattro variabili x_0, x_1, x_2 e x_3 . Chi ha numero di matricola dispari scriva il mintermine p_{11} relativamente a funzioni booleane delle quattro variabili x_0, x_1, x_2 e x_3 .

4. (6 PUNTI)

- Realizzate una porta AND (a due ingressi) utilizzando soltanto dei multiplexer ($z = aS + b\bar{S}$).

5. (8 PUNTI)

• Il funzionamento di un circuito sequenziale contenente un unico bistabile (latch D) è descritto di seguito. Il circuito ha due ingressi: A e B . Il circuito ha una uscita: Q_{t+1} . Con input $A = 0$ e $B = 1$, l'uscita vale 1. Con input $A = 1$ e $B = 0$, l'uscita vale 0. Con input $A = B = 0$, l'uscita vale Q_t . Con input $A = B = 1$, l'uscita vale \bar{Q}_t .

Disegnate il circuito combinatorio di pilotaggio del bistabile.

6. INFO UTILI

istruzione	codice	function	ALUOp
and	000000	100100	00
or	000000	100101	00
add	000000	100000	00
sub	000000	100010	00
slt	000000	101010	00
sw	101011	xxxxxx	01
lw	100011	xxxxxx	01
beq	000100	xxxxxx	10